

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-085115

(43)Date of publication of application : 30.03.1999

(51)Int.Cl.

G09G 3/36

G02F 1/133

(21)Application number : 10-120135 (71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 14.04.1998 (72)Inventor : AOKI TORU

(30)Priority

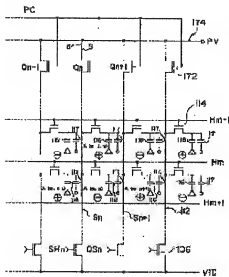
Priority number : 09207075 Priority date : 16.07.1997 Priority country : JP

(54) LIQUID CRYSTAL AND ITS DRIVING METHOD, PROJECTION TYPE DISPLAY DEVICE USING IT AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the picture quality of a liquid crystal device, a projection type display device, and an electronic equipment by corresponding to increasing of speed of pre-charge and data sampling by reducing a load in a supply path of pre-charge voltage.

SOLUTION: In a liquid crystal device performing polarity inversion driving, pre-charge switches 172 are simultaneously turned on en bloc before each pixel data in plural data signal lines 112 is written in, and pre-charge is performed by short-circuiting-adjacent data signal lines each other. At this time, a pre-charge potential PV is set to an intermediate potential (6V) of



voltage amplitude(1V-11V) applied to a liquid crystal cell 114. Also, when a switch 106 for sampling is formed by (n) type transistors, the pre-charge potential is set to a lower potential (5.5V) than the intermediate potential, when it is formed by (p) type transistors, the pre-charge potential is set to a higher potential (6.5V) than the intermediate potential.

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-85115

(43)公開日 平成11年(1999)3月30日

(51) Int.Cl.<sup>6</sup>

識別記号

FI

G O 9 G 3/36

G O 9 G 3/38

G 0 2 F 1/133

G 0 2 F 1/133

550

550

審査請求 未請求 請求項の数16 FD (全 16 頁)

(21)出願番号 特願平10-120135

(71)出題人 000002369

(22)出願日 平成10年(1998)4月14日

セイコーエプソン株式会社

セイコーエプソン株式会社  
東京都新宿区西新宿2丁目4番1号

(31)優先權主張番号 特開平9-207075

(72) 発明者 青木 湧

(32) 優先日 平 9 (1997) 7 月 16 日

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(33)優先権主張国 日本(JP)

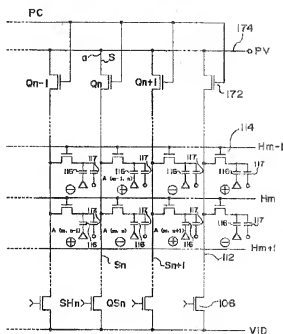
(74)代理人 弁理士 井上 一 (外2名)

(54)【発明の名称】 液晶装置及びその駆動方法、並びにそれを用いた投写型表示装置及び電子機器

(57)【要約】

【課題】 プリチャージ電圧の供給経路における負荷の低減によるプリチャージの高速化及びデータサンプリングの高速化に対応して、液晶装置、投写型表示装置及び電子機器の画質を向上する。

【解決手段】 極性反転駆動を行う液晶装置において、複数のデータ信号ライン（１１）への各書き入データの書き込み前、プリチャージスイッチ（１２）を一括で同時オンして、隣り合うデータ信号線同士をショートさせてプリチャージを行う。このとき、プリチャージ電位（PV）は、液晶セル（１４）に印加する電圧振幅（１V～1.1V）の中間電位（6V）に設定する。また、サンプリング用スイッチ（１０）がp型トランジスタにより形成されている場合には、プリチャージ電位を中間電位よりも低い電位（5.5V）に設定し、p型トランジスタにより形成されている場合には中間電位よりも高い電位（6.5V）に設定する。



## 【特許請求の範囲】

【請求項1】 複数のデータ信号線と複数の走査信号線の交差により形成される複数の画素の各々に、液晶層に電気的に接続された第1のスイッチング手段を配置して成り、前記液晶層に印加される電圧の極性を所定期間毎に反転させて駆動する液晶装置において、

前記複数の走査信号線の少なくとも1本を選択する走査信号を、前記複数の走査信号線に供給する走査駆動手段と、

前記複数のデータ信号線の各々にデータ信号を供給し、かつ、隣り合う前記データ信号線には所定の基準電位に対して互いに逆極性のデータ信号を供給するデータ駆動手段と、

各々の前記データ信号線に前記データ信号を供給する前に、互いに逆極性の前記データ信号が供給された前記データ信号線同士をショートさせる複数の第2のスイッチング手段と、

を有することを特徴とする液晶装置。

【請求項2】 請求項1において、

前記複数の第2のスイッチング手段によりショートされた前記データ信号線に、所定のプリチャージ電位を供給するプリチャージ電位供給手段をさらに設けたことを特徴とする液晶装置。

【請求項3】 請求項2において、

前記プリチャージ電位供給手段は、一端が前記複数の第2のスイッチング手段と接続され、他端がプリチャージ電位供給端子と接続されたプリチャージ電位供給線を有し、

各々の前記第2のスイッチング手段は、前記複数のデータ信号線と、前記プリチャージ電位供給線との間にそれぞれ設けられていることを特徴とする液晶装置。

【請求項4】 請求項1において、

各々の前記第2のスイッチング手段は、互いに逆極性の前記データ信号が供給された前記データ信号線間に設けられていることを特徴とする液晶装置。

【請求項5】 請求項4において、

前記複数の第2のスイッチング手段によりショートされた前記データ信号線に、所定のプリチャージ電位を供給するプリチャージ電位供給手段をさらに有し、

前記プリチャージ電位供給手段は、前記データ信号線に前記プリチャージ電位を供給する複数の第3のスイッチング手段と、一端が前記複数の第3のスイッチング手段と接続され、他端がプリチャージ電位供給端子と接続されたプリチャージ電位供給線を有し、

各々の前記第3のスイッチング手段は、前記複数のデータ信号線と、前記プリチャージ電位供給線との間にそれぞれ設けられていることを特徴とする液晶装置。

【請求項6】 請求項2、3または5において、

前記プリチャージ電位は、前記データ信号線に印加される電圧振幅の略中間の電位とされていることを特徴とす

る液晶装置。

【請求項7】 請求項2、3または5において、

各々の前記データ信号線にそれぞれ接続され、前記データ信号をサンプリング期間にわたってサンプリングして、前記データ信号線に供給する複数のサンプリング用スイッチング手段を有し、前記複数のサンプリング用スイッチング手段は、それぞれn型トランジスタにより形成され、

前記プリチャージ電位を、前記データ信号線に印加される電圧振幅の中間電位よりも低い電位に設定したことを特徴とする液晶装置。

【請求項8】 請求項2、3または5において、

各々の前記データ信号線にそれぞれ接続され、前記データ信号をサンプリング期間にわたってサンプリングして、前記データ信号線に供給する複数のサンプリング用スイッチング手段を有し、前記複数のサンプリング用スイッチング手段は、それぞれp型トランジスタにより形成され、

前記プリチャージ電位を、前記データ信号線に印加される電圧振幅の中間電位よりも高い電位に設定したことを特徴とする液晶装置。

【請求項9】 請求項3乃至5のいずれかにおいて、

前記複数の第1のスイッチング手段を介して前記データ信号がそれぞれ印加される複数の画素電極と、該複数の画素電極と対向して配置される共通電極とを有し、前記プリチャージ電位は、前記共通電極に印加される電位と略等しいものであることを特徴とする液晶装置。

【請求項10】 光源と、光源から出射された光を変調する請求項1乃至9のいずれかに記載の液晶装置と、該液晶装置により変調された光を投写する投写光学手段と、を有することを特徴とする投写型表示装置。

【請求項11】 請求項1乃至9のいずれかに記載の液晶装置を有することを特徴とする電子機器。

【請求項12】 複数のデータ信号線と複数の走査信号線の交差により形成される複数の画素の各々に、液晶層に電気的に接続されたスイッチング素子を有する液晶装置を、前記液晶層に印加される電圧の極性を所定期間毎に反転させて駆動する駆動方法において、前記複数の走査信号線の少なくとも1本を選択する走査信号を、前記複数の走査信号線に供給し、前記複数のデータ信号線の各々にデータ信号を供給し、前記複数のデータ信号線の各々に前記データ信号を供給する前に、互いに逆極性の前記データ信号が供給された前記データ信号線同士をショートさせることを特徴とする液晶装置の駆動方法。

【請求項13】 請求項12において、

前記複数のデータ信号線の各々に前記データ信号を供給する前のプリチャージ期間に、前記データ信号線の各々に対してプリチャージ電位を供給し、前記プリチャージ電位を、前記データ信号線に印加される電圧振幅の略中

間値としたことを特徴とする液晶装置の駆動方法。

【請求項14】 請求項12において、前記データ信号は、n型トランジスタから成るサンプリング用スイッチング手段を介して前記データ信号線に供給され、

前記複数のデータ信号線の各々に前記データ信号を供給する前のプリチャージ期間に、前記データ信号線の各々に対してプリチャージ電位を供給し、前記プリチャージ電位を、前記データ信号線に印加される電圧振幅の中間値よりも低く設定したことを特徴とする液晶装置の駆動方法。

【請求項15】 請求項12において、前記データ信号は、p型トランジスタから成るサンプリング用スイッチング手段を介して前記データ信号線に供給され、

前記複数のデータ信号線の各々に前記データ信号を供給する前のプリチャージ期間に、前記データ信号線の各々に対してプリチャージ電位を供給し、前記プリチャージ電位を、前記データ信号線に印加される電圧振幅の中間値よりも高く設定したことを特徴とする液晶装置の駆動方法。

【請求項16】 請求項12において、前記複数のデータ信号線の各々に前記データ信号を供給する前のプリチャージ期間に、前記データ信号線の各々に対してプリチャージ電位を供給し、前記プリチャージ電位を、前記複数の第1のスイッチング手段を介して前記データ信号がそれぞれ印加される複数の画素電極と前記液晶層を挟んで対向する共通電極に印加される電圧と略等しい値としたことを特徴とする液晶装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶装置及びその駆動方法、並びにそれを用いた投写型表示装置及び電子機器に関する。

【0002】

【背景技術】例えば、アクティブマトリクス型の液晶装置では、一走査信号線に複数接続されたTFT（薄膜トランジスタ）等のスイッチング素子を介して、各画素の液晶層にデータを書き込む動作を点順次駆動により実施している。

【0003】また、液晶にかかる電圧の偏りによる表示むらをなくし、液晶にかかる直流電流による液晶の劣化などを防ぐために、液晶に印加される電圧の極性を所定のタイミングで反転させる極性反転駆動が行われている。

【0004】極性反転駆動とは、液晶の一端に、液晶の他端に印加される電位を基準として異なる極性（正または負の極性）の電圧を印加する駆動である。尚、本明細書における「極性」とは、液晶の両端に印加される電圧

の極性を意味する。極性反転駆動するには、アクティブマトリクス型では、液晶を挟んで画素電極と対向する共通電極に印加する電位を変化させるか、あるいは、画素電極に印加される画素データ信号の電圧振幅の中間電位を基準として画素データ信号の電位レベルを変化させている。

【0005】ここで、前記極性反転においては、走査信号線を選択することに極性反転を行ういわゆるライン毎の反転、あるいはこれに、一走査信号線に接続された画素毎に極性反転を行ういわゆるドット毎の反転を組み合わせた極性反転駆動方式が知られている。

【0006】図13、図14に、極性反転駆動方式について説明するための模式図を示す。従来のアクティブマトリクス型の液晶装置では、点順次駆動でかつ画素毎（ライン毎も含む）の極性反転駆動方式を採用し、また、データ信号線のプリチャージは直前のブランキング期間に一括して行う方式を採用している。

【0007】図13、図14において、S1～S4はデータ信号線を示し、H1～H4は走査信号線を示している。各画素の「+」、「-」は、該画素の液晶に印加される電圧およびその直前にデータ信号線に供給されるプリチャージ電位の極性を示している。図13はNフィールドでの各画素の電圧極性を、図14はN+1フィールドでの各画素の電圧極性を示している。画素毎及びライン毎の極性反転駆動においては、同一データ信号線と接続された隣合う画素毎（図13、図14で縦方向に隣接する画素毎）に、異なる極性にて電圧が印加されるようになっている。

【0008】この場合、同一データ信号線に接続され、かつ、異なる走査信号線に接続された隣合う2つの画素に、表示上で例えば同じ黒データを書き込む場合でも、極性反転駆動のために各々の黒データの信号レベルは異なっている。このとき、データ信号線自体が寄生容量を持つため、データ信号線の電位を、正極性側の黒レベル電位から負極性側の黒レベル電位に変化させるのに時間を要する。

【0009】図15、図16を参照して、同一のデータ信号線に接続された隣り合う2つの画素に、それぞれ同じ黒を書き込む動作を場合のデータ信号線の電位の変化について説明する。

【0010】図15において、C10はデータ信号線S1に寄生する容量（つまり、データ信号線S1の等価容量）を示す。また、図15の左側に記載の「-」、 「+」は、画素22、24に書き込まれる電圧の極性を示している。なお、画素22、24は共に「黒」を表示するものとする。画素はスイッチング素子を介してデータ信号が供給される蓄積容量及び画素電極と、画素電極と共通電極の間で電圧印加される液晶層とからなる。

【0011】図16に示すように、水平走査期間T1において、画素22の一端に黒レベル電位B1を印加して

黒表示し、次の水平走査期間T2において、画素24の一端に黒レベル電位B2を印加して同様に黒表示する。この場合、画素22、24の他端には、各黒レベル電位B1、B2間に設定された共通電位が印加されているため、画素22には負極性の電圧が印加され、画素24には正極性の電圧が印加され、同じ黒表示でも液晶への印加電圧の極性が反転されている。しかも、上記のようなノーマリホワイトの表示では、それぞれ黒レベル電位B1とB2との電位差が、他の階調表示の場合と比較して最も大きくなる。よって、プリチャージを行わなければ、画像データ信号自体によってデータ信号線S1の寄生容量C10を充電（あるいは放電）して、図中「R1」で示すようにデータ信号線の電位を黒レベル電位B1からB2へと変化させなければならない。

【0012】これに対し、データ信号の供給に先立ち、データ信号の極性と同一極性のプリチャージを行ってあげば、つまり、水平走査期間T2の前にプリチャージを行ってデータ信号線S1を高電位の第2のプリチャージ電位PV2に保持しておけば、図中「R2」で示すように、データ信号線の電位を第2のプリチャージ電位PV2から黒レベル電位B2へと変化させるだけで良く、データ信号線S1の寄生容量C10の充電（放電）の量が小さくて良い。ゆえに、液晶の駆動が高速化される。

【0013】ところで、従来の液晶装置においては、黒レベル電位B1、B2をそれぞれ1V、11Vとし、白レベル電位W1、W2をそれぞれ5V、7Vとし、プリチャージ電位PV1、PV2をそれぞれ4V、8Vに設定していた。すなわち、プリチャージ電位PV1、PV2は、ビデオ振幅である黒レベル電位B1、B2間の中心電位（6V）に対して対称に設定していた。

【0014】この4V、8Vは、中間調表示レベルの時に液晶の一端にスイッチング素子を介して印加される電圧であり、液晶印加電圧（V）と液晶装置の透過率（T）との関係を示すT-Vカーブが最も急峻となる時の電位レベルに相当している。換言すれば、この4V、8Vは、液晶への印加電圧の変化に対する透過率変化が最も大きい時の電位レベルに相当している。プリチャージ電位PV1、PV2をこのように設定すると、プリチャージ電位から中間調表示のための電位になるまでデータ信号線を短時間で充放電でき、サンプリング期間が短くなくても正確な中間調表示が可能となる。

【0015】

【発明が解決しようとする課題】本願発明者が検討した液晶装置の駆動方法について、液晶装置のプリチャージ回路部及び液晶パネル部を局部的に表わした図17を使用して説明する。

【0016】この液晶装置においては、前述した理由によりプリチャージ動作を行うために、第1/第2のプリチャージ電源供給ライン174a、174bが設けられている。第1/第2のプリチャージ電源供給ライン17

4a、174bは、プリチャージ電源切り換えスイッチ190を介して、第1のプリチャージ電圧PV1（例えば4V）を供給する第1のプリチャージ電源と、第2のプリチャージ電圧PV2（例えば8V）を供給する第2のプリチャージ電源と接続されている。

【0017】プリチャージ電源切り換えスイッチ190は水平走査毎に切り換えられる。また、プリチャージ駆動回路170からのプリチャージ信号PCに基づいて、全てのプリチャージスイッチ172が一括してオン状態とされ、全てのデータ信号ライン112に対して電圧PV1またはPV2のプリチャージが行われる。

【0018】このプリチャージ動作においては、データ信号ライン112の電位がプリチャージ電位（PV1またはPV2）に達するまでに時間を要していた。すなわち、プリチャージ動作を行う電流パスにおいて、寄生容量、寄生抵抗が負荷として形成されてしまうため、データ信号ライン112のプリチャージを行うのに時間を費やしていた。以下、その理由について説明する。

【0019】本願発明者は、本願発明の検討に先立って、プリチャージスイッチ172に着目し、このプリチャージスイッチ172のソースにおける電位変化について考察を行った。図17において、一例として、プリチャージスイッチQ<sub>0</sub>に着目し、ノードaにおける電位変化を模式的に表わす等效図を図18に示す。

【0020】ここで、本実施の形態の液晶装置においては、図13または図14に示すような極性反転駆動が行われている。

【0021】図17においては、例えば、共通のデータ信号ラインS<sub>0</sub>と接続されている画素A<sub>(a-1,1)</sub>が正極性駆動で黒表示が行われており、画素A<sub>(a,n)</sub>が負極性駆動で黒表示が行われるものとして説明する。

【0022】走査信号ラインH<sub>m-1</sub>と接続されたすべての画素へ各画素データを供給した後、図18に示すm番目のプリチャージ信号PCによりプリチャージスイッチQ<sub>0</sub>がオンされる前に、プリチャージ電源切り換えスイッチ190が切り換えられる。そして、第1のプリチャージ電源供給ライン174aへ第1のプリチャージ電圧PV1（4V）を、第2のプリチャージ電源供給ライン174bへ第2のプリチャージ電圧PV2（8V）をそれぞれ供給する。

【0023】図17における前記プリチャージスイッチQ<sub>0</sub>は、第1のプリチャージ電源供給ライン174aと接続されているため、図18における時間t1のタイミングでのプリチャージ電源切り換えスイッチ190の切り換えにより、第1のプリチャージ電源供給ライン174aに第1のプリチャージ電位PV1（4V）が供給される。

【0024】一方、時間t1以前には、m-1番目の水平走査期間にて、第1のプリチャージ電源供給ライン174aは、第2のプリチャージ電位PV2（8V）にチ

ヤージされていた。このため、プリチャージ電源切り換えスイッチ190の切り換えにより、第2のプリチャージ電位PV2(8V)にチャージされていたノードaの電位が徐々に放電されて下降し、第1のプリチャージ電位PV1(4V)に到達する(図18参照)。

【0025】そして、時間t2のタイミングで、プリチャージ駆動回路170にて生成されたプリチャージ信号PCに供てのプリチャージスイッチ172に同時に供給される。よって、プリチャージスイッチ172がすべてオン状態とされるので、プリチャージスイッチQ<sub>a</sub>のデータ信号ライン側における電位(PV1=4V)と、プリチャージ電源供給ライン174a側における電位(例えば黒表示のデータ電位11V)とが競合してしまう。従って、プリチャージスイッチQ<sub>a</sub>を介して、データ信号ライン側からプリチャージ電源供給ライン側に向かって電流が流れ、ノードaの電位が一時的に(時間t2からも3の間)電圧β分上昇する。

【0026】この電圧βは、データ信号ラインS<sub>n</sub>がチャージされていた電位(11V)と、ノードaの電位である第1のプリチャージ電位PV1(4V)との差電圧である。

【0027】そして、ノードaにおいては、プリチャージスイッチQ<sub>a</sub>におけるラインS<sub>n</sub>及びこれが接続されたプリチャージ電源供給ライン174aの負する寄生容量、寄生抵抗に基づく時定数に基づいて電圧βを時間をかけて放電して、時間t3の時点で第1のプリチャージ電位PV1(4V)に到達する。

【0028】図18における期間αは、前述したデータの競合による電位の上昇期間及びプリチャージスイッチQ<sub>a</sub>におけるソースラインS<sub>n</sub>及びそれが接続された前記第1のプリチャージ電源供給ライン174aによる放電時間を含む。ここで、プリチャージスイッチ172全てが同時にオン状態となるため、プリチャージ電源供給ライン174a及びそれに接続されたラインの寄生容量、寄生抵抗が負荷となり、それに基づき充放電の時定数もかなり大きくなる。従って、この期間αも比較的長くなる。

【0029】ここで、図18に示すように、期間αがプリチャージ期間より長くなると、ノードaにおける電位が第1のプリチャージ電位PV1(4V)になる前に、プリチャージスイッチQ<sub>a</sub>がオフ状態になってしまう。ゆえに、液晶装置におけるプリチャージスイッチを高速スイッチングさせることが難しく、プリチャージに時間がかかってしまう。また、高速スイッチングを実行すれば、プリチャージ期間中に所望のプリチャージ電位に到達させることができない。結果としてデータサンプリングが遅くなり、データ伝送の高速化に限界が生じ、画質の信頼性も低下してしまう。

【0030】本発明の目的は、液晶装置におけるプリチャージ電圧の供給経路における寄生容量、寄生抵抗等の

負荷の低減によるプリチャージ動作の高速化にある。また、本発明の目的は、各画素へのデータ転送を高速化させても、データの書き込み不良を抑え、画質を向上させることができる液晶装置及びその駆動方法、並びにそれを用いた投写型表示装置及び電子機器を提供することにある。

【0031】

【課題を解決するための手段】請求項1の発明は、複数のデータ信号線と複数の走査信号線の交差により形成される複数の画素の各々に、液晶層に電気的に接続された第1のスイッチング手段を配置して成り、前記液晶層に印加される電圧の極性を所定期間毎に反転させて駆動する液晶装置において、前記複数の走査信号線の少なくとも1本を選択する走査信号を、前記複数の走査信号線に供給する走査側駆動手段と、前記複数のデータ信号線の各々にデータ信号を供給し、かつ、隣り合う前記データ信号線には所定の基準電位に対して互いに逆極性のデータ信号を供給するデータ側駆動手段と、各々の前記データ信号線に前記データ信号を供給する前に、互いに逆極性の前記データ信号が供給された前記データ信号線同士をショートさせる複数の第2のスイッチング手段と、を有することを特徴とする。また、請求項12の発明は、その液晶装置の駆動方法を定義している。

【0032】本発明の液晶装置及びその駆動方法によれば、画素単位あるいはデータ信号線単位の極性反転駆動の結果、隣接するデータ信号線の電圧の極性が異なることを利用して、データ信号線を速やかにプリチャージしている。すなわち、互いに異なる極性のデータ信号が供給され、反対極性にあるデータ信号線同士。特に隣り合うデータ信号線同士をショートすることによって、各データ信号線はそれら電位差をなくすように充放電され、その中間電位に向けて収束する。この収束した電位をプリチャージ電位としている。このプリチャージの際の負荷は、データ信号線間の短絡経路の負荷のみとなり、寄生抵抗、寄生容量が少なくなるため、高速でプリチャージすることが可能となる。

【0033】また、請求項2に示すように、ショートされたデータ信号線に、所定のプリチャージ電位を供給するプリチャージ電位供給手段をさらに設けることができる。

【0034】こうすると、プリチャージ期間内にて、全データ信号線を一定のプリチャージ電位に設定できる。

【0035】請求項3に示すように、このプリチャージ電位供給手段は、一端が複数の第2のスイッチング手段と接続され、他端がプリチャージ電位供給端子と接続されたプリチャージ電位供給線とすることができ、

【0036】この場合、請求項3に示すように、各々の第2のスイッチング手段は、複数のデータ信号線と、プリチャージ電位供給線との間にそれぞれ設けられ、この第2のスイッチング手段は、互いに逆極性のデータ信

号が供給された例えば隣り合うデータ信号線間をショートさせる機能と、ショートされたデータ信号線にプリチャージ電位を供給する機能とを有する。

【0037】第2のスイッチング手段は、請求項4に示すように、隣り合うデータ信号線間に設けるのが、最も短絡経路が短くなる。

【0038】請求項5に示すように、互いに逆極性のデータ信号が供給されたデータ信号線間に設けられた第2のスイッチング手段に加えて、複数のデータ信号線とプリチャージ電位供給線との間に第3のスイッチング手段をさらに設けることもできる。

【0039】この場合、第2のスイッチング手段は主として異なる極性の電位にあるデータ信号間での充電電のための短絡経路の形成に寄与し、第3のスイッチング手段は主としてデータ信号線へのプリチャージ電位の供給経路を形成するのに寄与する。

【0040】これらの場合のプリチャージ電位としては、請求項6、13に示すように、データ信号線に印加される電圧振幅の略中間の電位とされることが好ましい。

【0041】この電圧振幅の略中間電位は、異なる極性の電位にあるデータ信号線のプリチャージ前の各電位の間の電位にて、ショート時に収束する電位として好ましい。電圧振幅の略中間値であるプリチャージ電位から、その電圧振幅の最大または最小電位までデータ信号線を充電させる時間がほぼ均等となる。

【0042】請求項7、14に示すように、データ信号線にデータ信号を供給する複数のサンプリング用スイッチング手段がn型トランジスタにより形成される場合には、プリチャージ電位を、データ信号線に印加される電圧振幅の中間電位よりも低い電位に設定することが好ましい。データ信号線に重畳するサンプリングノイズは、データ信号線を放電させる際の障害となることを考慮したものである。

【0043】請求項8、15に示すように、複数のサンプリング用スイッチング手段がp型トランジスタにより形成される場合には、プリチャージ電位を、データ信号線に印加される電圧振幅の中間電位よりも高い電位に設定することが好ましい。データ信号線に重畳するサンプリングノイズは、データ信号線を充電させる際の障害となることを考慮したものである。

【0044】プリチャージ電位としては、請求項9、16に示すように設定しても良い。すなわち、プリチャージ電位を、複数の画素電極と液晶層を挟んで対向する共通電極に印加される電圧と略等しい値とすることもできる。この共通電極に印加される電位は、電圧振幅の中間値に近い電位であり、しかも共通電極に印加される電位をプリチャージ電位として共用できる。

【0045】

【発明の実施の形態】以下、本発明をアクティブマトリ

クス型液晶装置に適用した実施の形態を具体的に説明する。

【0046】＜実施の形態1＞

（装置の概略構成）図1に、実施の形態1に係る液晶装置の全体概要が示されている。図1に示すように、この液晶装置は、電子機器例えば液晶プロジェクトのライトバルブとして用いる小型液晶装置であり、液晶パネルブロック10と、タイミング回路ブロック20と、データ処理ブロック30とに大別される。

【0047】タイミング回路ブロック20は、クロック信号CLKと水平同期信号SYNCとが入力され、走査信号、サンプリング信号、プリファージ信号PCなど、所定のタイミング信号を出力するものである。

【0048】データ処理回路ブロック30は、液晶表示に適するようにデータの増幅、反転等によりデータを処理する回路ブロックである。なお、このデータ処理回路ブロック30において、各画素に対応するデータ信号を、極性反転基準電位を基準として一面素ごとに極性反転している。また、このデータ信号は、垂直走査期間毎（フィールド毎あるいはフレーム毎）でも反転される。

【0049】液晶パネルブロック10は、一対の基板間に液晶が封入され、一方の基板上に画素領域100と、走査側駆動回路102と、データ側駆動回路104とを備え、これと対向する他方の基板上に共通電極を備えて構成される。一対の液晶パネル基板の外側には偏光板が配置される。なお、これらの駆動回路は、液晶パネル基板とは分離して、外付けICとして構成しても良い。

【0050】画素領域100上には、例えば、図1の方向に沿って延びる複数の走査信号線110と、例えば、列方向に沿って延びる複数のデータ信号線112とが形成されている。なお、本実施の形態では、走査信号線110の総数を492本とし、データ信号線112の総数を652本として説明するが、前記走査信号線およびデータ信号線の本数は特に限定されない。

【0051】この各走査信号線110、データ信号線112が交差する各位置には、スイッチング素子114と画素120とが直列に接続されて表示要素が構成されている。各画素120は、一方の基板上に共に形成される、スイッチング素子114と接続される画素電極、及び各画素電極と隣接する走査信号線や容量線との間に形成される蓄積容量117と、対向する他方の基板上に形成される共通電極と、両電極の間に挟持される液晶層116とから構成される。

【0052】各画素120のスイッチング素子114がオンする期間を選択期間と称し、オフする期間を非選択期間と称する。選択期間にスイッチング素子114を介して画素120に供給された電圧を、非選択期間にて蓄積する蓄積容量117が画素120に接続されている。

【0053】本実施の形態では、スイッチング素子114を、例えば、3端子型スイッチング素子としており、

例えばTFT（薄膜トランジスタ）にて構成している。これに限らず、他の3端子型スイッチング素子であるMOSトランジスタ、あるいは2端子型スイッチング素子例えば、MIM（金属-絶縁-金属）素子、MIS（金属-絶縁-半導体）素子などを用いることができる。なお、本実施の形態の画素領域100は、2端子型または3端子型のスイッチングを用いたアクティブマトリクス型の液晶表示パネルに限らず、単純マトリクス型の液晶表示パネルなど、他の種々の液晶パネルであってもよい。

【0054】走査駆動回路102は、複数の走査信号線110の中から少なくとも1本の走査信号線110を順次選択するための選択期間が設定された走査信号を出力するものである。

【0055】データ駆動回路104は、データ処理回路ブロック30の出力線である例えば1本の信号ラインと、画素領域100のデータ信号線112a、112b、・・・との間にそれぞれ配置されたサンプリングスイッチ106に対して、画素領域100を点順次駆動するためのサンプリング信号を出力するものである。なお、データ処理回路ブロック30が、公知の相展開回路を有する場合には、データ出力回路ブロック30からの画像信号の出力線は、その相展開数と同じ本数の出力線となる。ここで、相展開回路とは、シリアルデータとしての画像データ信号を、基準クロックに基づいて設定されたサンプリング期間に従ってサンプルホールドし、かつ、一定の画素毎に前記シリアルデータを展開して、データ処理回路ブロック30からの1データ出力期間が基準クロックの整数倍に変換された複数のデータ信号をパラレル出力するものである。

【0056】隣り合うデータ信号線間をショートさせるスイッチとして兼用されるプリチャージスイッチ172a、172b、・・・は、プリチャージ信号PCに基づいて所定のタイミングにてオンし、1本のプリチャージ電源供給ライン174を、各データ信号ライン112a、112b、・・・に接続するものである。この結果、隣り合うデータ信号ライン間はショートされる。このプリチャージ電源供給ライン174には、1種類のプリチャージ電圧PV（例えば6V）が供給される。

【0057】本実施の形態では、極性反転駆動を実施することから、例えば奇数番目のデータ信号ライン172a、172c、・・・と接続された各画素と、偶数番目のデータ信号ライン172b、172d、・・・と接続された各画素とにチャージされた電圧の極性が異なっている。そして、偶数番目及び奇数番目のデータ信号ライン172a、172b、・・・は、プリチャージ時に1本のプリチャージ電源供給用ライン174に接続され、同一のプリチャージ電位PV（6V）が供給されている。なお、このプリチャージ動作の詳細については後述する。

【0058】本実施の形態では、走査信号線の延びる方向での1画素ごとに極性反転駆動し、かつ、データ信号線の延びる方向で1ラインごと（一定走査信号線毎）に極性反転駆動しており、これに合うように極性反転タイミングが定められている。すなわち、各データ信号線と各画素へ印加するプリチャージ電位とデータ信号の極性は、走査信号線毎あるいは画素毎、だけでなく垂直走査期間毎でも反転されている。なお、プリチャージが必要な場合とは、少なくとも1ラインごとに極性反転駆動している場合であり、1画素毎の極性反転に限定されるものではない。

【0059】そして、クロックCLK、同期信号SYNCに基づいて形成されたシフトスタート信号がデータ側駆動回路104のシフトレジスタに入力され、データ側駆動回路104はサンプリング信号を生成する。このサンプリング信号に基づいて、順にサンプリングスイッチ106a〜106gがオンされることにより、データ信号のサンプリングが行われている。

【0060】（プリチャージの全体動作）図2に本実施の形態の液晶装置におけるプリチャージ回路部と液晶パネル部100を局部的に表わした模式図を示す。図3は、図1におけるすべてのサンプリングスイッチ106及びスイッチング素子114がn型トランジスタにて形成されている場合の、本発明の液晶装置のタイミングチャートである。ここで図3は、図2に示される画素A（m-1, n）の画素と画素A（m, n）の画素にて、共に黒表示し、そのときのデータ信号線における電位の変化を説明するものである。

【0061】m-1番目の水平同期信号SYNCが入力されることによって、水平走査信号（m-1）がハイになる。このため、走査信号線H<sub>m-1</sub>に接続された全てのスイッチング素子114がオンする。この後、プリチャージ信号PCがハイとなり、全てのプリチャージスイッチ172がオンされる。隣り合うデータ信号ラインペアが、プリチャージ電源供給ライン174を介してショートされる。

【0062】前述したように、本実施の形態の液晶装置は極性反転駆動を行っているため、そのとき、ショートされたデータ信号ラインペア上のそれぞれの電位は、互いにその電位差を打ち消しあうように充電または放電を行う。

【0063】図4は、図3に示すノードaにおける電位変化を示している。ノードaの電位は、プリチャージ信号PCがハイとなる前は、プリチャージ電位PC（6V）で一定である。プリチャージ信号PCがハイになると、隣り合うデータ信号ラインペアで充電が行われ、ついでにプリチャージ電位PV（6V）におちつく。

【0064】さらに詳しくは、高電位側のデータ信号ラインS<sub>n</sub>における電位は徐々に低下し、逆に、低電位側のデータ信号ラインS<sub>n-1</sub>は徐々に上昇し、それらの電



位差を打ち消すように電位変化が起こり、それらの略中間電位に向けて収束しようとする。

【0065】このように、隣り合うデータ信号ラインペアにおいては、一方が正極性側、他方が負極性側の電位にチャージされているために、隣り合うデータ信号ラインペアのみで充電または放電が速やかに行われる。従って、図4にて充放電される電圧の波高 $\beta$ 1は、図18にて充放電される電圧の波高 $\beta$ よりも低くなる場合が多い。しかも、本実施の形態では、隣り合うデータ信号ラインペアをショートするので、最短の経路でプリチャージを行うことが可能となる。このため、プリチャージ電源供給ライン174における寄生抵抗による負荷をなくすことができる。

【0066】以上の理由から、図4に示す充放電期間 $\alpha$ 1は図18の充放電期間 $\alpha$ よりも短くなる。従って、プリチャージ期間内にデータ信号ラインを確実にプリチャージ電位Pに設定することができる。よって、高速にプリチャージを行うことが可能となる。したがって、特に高精細の液晶装置に本発明を適用することによって、高速動作が可能となる。

【0067】ここで図3に戻って説明すると、図3に示すデータ信号線Snの電位は、このプリチャージ動作以前に、画素A(m-2, n)にて黒表示を行っていたとすると、黒レベル電位B1(1V)の付近となっている。その後、上述したプリチャージ動作が開始されるため、データ信号線Snはプリチャージ電位PV(6V)にプリチャージされる。なお、データ信号線Snは寄生容量を有するため、プリチャージ期間が終了した後もデータ信号線Snはプリチャージ電位PVを維持する。

【0068】さらにその後、図3の走査信号線Hm-1と接続された全ての画素に対し、データ信号のサンプリングが開始される。データ信号のサンプリングは、たとえばデータ信号線112の総数が652本であれば、例えば左端のデータ信号線から順に、サンプリング信号に応じてデータ信号線毎にデータ信号を順次サンプリングする点順次方式によって行われる。そして、画素A(m-1, n)には黒を表示するため、サンプリング期間に亘ってサンプリングスイッチ106を介してデータ信号線Snに正極性側の黒レベル電位B2(11V)が供給される。そして、画素A(m-1, n)における蓄積容量117及び液晶層116に電荷を充電させ、黒表示が行われる。

【0069】このとき、図3のタイミングチャートに示されるように、サンプリング信号の立ち上がりにてサンプリングスイッチ106をオンする時に、スイッチングノイズが発生し、それがデータ信号線Snに重畳される。このサンプリングスイッチ106のオン時に発生するスイッチングノイズは、データ信号線Snの電位を一時的に増加させる方向に作用する。

【0070】このように、サンプリングスイッチ106

にn型トランジスタを用いると、プリチャージ電位PVからデータ信号電位にデータ信号線Snを充電させるときに、スイッチングノイズはその充電を早める方向に作用する。

【0071】このサンプリング信号が立ち下ると、サンプリングスイッチ106がオフされるが、このときサンプリングスイッチ106のゲートドレイン側容量に基づく電圧降下 $\Delta V$ が生じ、図3に示すようにデータ信号線Snの電位が降下する。さらに画素においても、スイッチング素子(TFT)114の寄生容量に基づく降下電圧が発生する。ただし、これらの降下電圧を見込んで対向基板に形成した共通電極に印加する共通電極電位を低くしておけば、画素の液晶層には該画素の黒表示に必要な電圧を印加できる。

【0072】なお、サンプリングスイッチ106をCMOSトランジスタ構造で構成しておけば、このような電圧降下を防止することができる。

【0073】その後、水平走査信号(m-1)がロウとなり、水平走査信号(m)がハイとなる。これにより、図2に示す走査信号線Hmが選択されて、この水平走査線Hmに接続された全てのスイッチング素子114がオンする。

【0074】そして、以下、走査信号線Hm-1と同様にしてプリチャージ動作及びデータ書き込み動作が実施される。

【0075】このm番目の水平走査期間でのデータ信号線Snの電位について検討する。このデータ信号線Snの電位は、画素A(m-1, n)にて黒表示を行なうための電位から、まずプリチャージ電位PV(6V)にプリチャージされる。その後、図3のタイミングチャートに示されるように、サンプリング信号の立ち上がりにてサンプリングスイッチ106をオンする時に、スイッチングノイズが発生し、それがデータ信号線Snに重畳される。このサンプリングスイッチ106のオン時に発生するスイッチングノイズは、データ信号線Snの電位を一時的に増加させる方向に作用し、プリチャージによってデータ信号線Snの電位を黒レベル電位B1(1V)まで放電させる方向とは逆方向に作用する。

【0076】従ってm番目の水平走査期間では、上述のスイッチングノイズが、データ信号線Snに黒レベル電位B1の電位となるように放電する動作を遅らせるように作用する。

【0077】ここで、プリチャージ電位PVは、正極性側の白レベル電位(例えば7V)、負極性側の白レベル電位(例えば5V)の範囲の電圧であるが、上記のことを考慮すると、データ振幅の中間電位(例えば6V)よりも低い電位に設定することが好ましい。従って、共通のプリチャージ電位PVは例えば5.5Vなどに設定しても良い。

【0078】一方、サンプルホールドスイッチがp型ト

ランジスタで形成されている場合は、プリチャージ電位PVは、データ振幅の中間電位（例えば6V）よりも高い電位に設定することが好ましい。その理由について説明する。

【0079】この場合、サンプルホールドスイッチ106のゲート電圧の論理がn型トランジスタとは逆のときにオン状態となるため、図4に示すようにサンプリング信号によるノイズの位相も逆位相となる。したがって、データ信号ラインに及ぼすノイズの影響が、前記サンプルホールドスイッチがn型トランジスタであった場合とは異なる。この場合は、プリチャージ電位PVを例えば6.5Vのように、データ振幅の中間電位（6V）よりも高い側にシフトして設定することができる。

【0080】つまり、図5におけるm-1番目の水平走査期間では、サンプリング期間の初期のタイミングで、サンプリング信号のノイズがデータ信号線Snの電位を下降させる方向に発生するため、プリチャージ電位PVを予めデータ振幅の中間電位（6V）よりも高い例えば6.5Vとする。これにより、データ信号線Snはデータ電位まで上昇する時間が短時間で済む。

【0081】一方、m+1番目の水平走査期間では、同様にサンプリング信号のノイズが電圧下降方向に発生し、これはプリチャージ電位PVから負極性のデータ電位に下降することを速めるように作用する。従って、プリチャージ電位PVを予めデータ振幅の中間電位（6V）よりも高い例えば6.5Vとしても、ノイズの作用によりデータ電位までの放電時間がさほど長くならない。

【0082】なお、図3と異なる点として、図5に示すように、サンプリング信号が立ち上がると、p型サンプリングスイッチ106がオフされるが、このときサンプリングスイッチ106のゲート・ドレイン間容量に基づく電圧上昇 $\Delta V$ が生じる。従って、図5に示すようにデータ信号線Snの電位が $\Delta V$ だけ上昇している。なお、サンプリングスイッチ106がCMOSトランジスタ構造であれば、このような電圧上昇を防止できる。

【0083】＜実施の形態2＞実施の形態2においては、図1、図2の液晶装置よりもさらなるプリチャージ動作の高速化を図った液晶装置について説明する。

【0084】図6に実施の形態2のアリチャージ回路部及び液晶パネル部の要部概略図を示す。実施の形態2の液晶装置においては、図1における複数の各プリチャージスイッチ172に加えて、データ信号ライン間をショートさせる複数のショート用トランジスタ（スイッチ）171を設けている。

【0085】このショート用トランジスタ171のソース、ドレインはそれぞれ、隣り合うデータ信号ライン112と接続されている。そして、ショート用トランジスタ171のゲートにはプリチャージ信号PCが供給される。よって、全てのショート用トランジスタ171は、

一括でかつプリチャージスイッチ172と同時にオン状態とされる。

【0086】次に、実施の形態2の液晶装置によるアリチャージ動作について説明する。

【0087】すなわち、図6においては、隣り合う2本のデータ信号ラインSn-1、Snは、ショート用スイッチ171を經由するルートが最短でかつ負荷の少ない短絡経路となる。

【0088】従って、図2に示す実施の形態1と比較すれば、データ信号ライン間の短絡経路のインピーダンスを、トランジスタ1個分及び配線経路が短くなった負荷分だけ減らすことができる。このように、短絡経路の負荷がより低減されるため、プリチャージ期間における隣り合う2本のデータ信号ラインペアでの充放電時間をより短縮できる。従って、プリチャージ動作をより高速に行うことができる。なお、図6に示すプリチャージ用スイッチ172はデータ信号ライン間の充放電にも寄与するが、最終的に収束するプリチャージ電位PV（例えば6V）の設定に主として寄与することになる。

【0089】＜実施の形態3＞実施の形態3は、外部からプリチャージ電位PVを与えずに、隣り合うデータ信号間の充放電により収束する電位をもってプリチャージ電位とする変形例である。

【0090】この実施の形態3では、図7に示すように隣り合うデータ信号ライン間に設けたショート用スイッチ171を用いている。図6に示す複数のプリチャージスイッチ172、プリチャージライン174及びプリチャージ電源は、図7では設けられていない。この場合、ショート用スイッチ171の数は、データ信号線の総数のほぼ半分の数で済み、図7の方式が最も簡易な構成となる。

【0091】この場合も図6の装置と同様に、隣り合うデータ信号ライン間には、プリチャージ期間において、ショート用スイッチ171を介して最短の短絡経路にてショートされる。このため、例えば高電位側のデータ信号ラインSnにおける電位は徐々に低下し、逆に、低電位側のデータ信号ラインSn-1は徐々に上昇し、それらの電位差を打ち消すように電位変化が起こり、それらの略中間電位に向けて収束する。そして、収束した電位にて各データ信号線がプリチャージされることになる。なお、複数のショート用スイッチ171を介して、全てのデータ信号ラインはショートされることになるので、プリチャージ期間の長さによらずに、全データ信号ラインが同一のプリチャージ電位に収束することになる。

【0092】＜実施の形態4＞上述の各実施の形態の画像表示装置を用いて構成される電子機器は、図8に示す表示情報出力源1000、表示情報処理回路1002、表示駆動回路1004、液晶パネルなどの表示パネル1006、クロック発生回路1008及び電源回路1010を含んで構成される。表示情報出力源1000は、R

OM、RAM、などのメモリ、テレビ信号を同調して出力する同調回路などを含んで構成され、上述のタイミング回路ブロック20に相当するクロック発生回路1008からのクロックに基づいて、ビデオ信号などの表示情報を出力する。

【0093】表示情報処理回路1002は、上述の各実施の形態のデータ処理回路ブロック30に相当し、クロック発生回路1008からのクロックに基づいて表示情報を処理して出力する。この表示情報処理回路1002は、上述の増幅・極性反転回路、相展開回路、ローテーション回路等の他、ガンマ補正回路及びクランプ回路等を含むことができる。

【0094】駆動回路1004は、上述の走査駆動回路102、Xドライブ104及びアプリアージ駆動回路160、あるいはXドライブ104のみを含んで構成され、液晶パネル1006を表示駆動する。電源回路1010は、上述の各回路に電力を供給する。

【0095】このような構成の電子機器として、図9に示す液晶プロジェクト、図10に示すマルチメディア対応のパーソナルコンピュータ（PC）及びエンジニアリング・ワークステーション（EWS）、図11に示すページャ、あるいは携帯電話、ワードプロセッサ、テレビ、ビューファインダー型またはモニタ直視型のビデオテープレコーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS端末、タッチパネルを備えた装置などを挙げることができる。

【0096】図9に示す液晶プロジェクトは、透過型液晶パネルをライトバルブとして用いた投写型プロジェクトであり、例えば、3板プリズム方式の光学系を用いている。図9において、プロジェクト1100では、白色光源のランプユニット1102から射出された投写光がライトガイド1104の内部で、複数のミラー1106及び2枚のダイクロイックミラー1108によってR、G、Bの3原色に分けられ、それぞれの色の画像を表示する3枚のアクティブマトリクス型液晶パネル1110R、1110G及び1110Bによって変調された光は、ダイクロイックプリズム1112に3方向から入射される。

【0097】ダイクロイックプリズム1112では、レッドR及びブルーBの光が90°曲げられ、グリーンGの光が直進するので各色の画像が合成され、投写レンズ1114を通してスクリーンなどにカラー画像が投写される。

【0098】図10に示すパーソナルコンピュータ1200は、キーボード1202を備えた本体部1204と、液晶表示画面1206とを有する。

【0099】図11に示すページャ1300は、金属製フレーム1302内に、液晶表示基板1304、バックライト1306aを備えたライトガイド1306、回路基板1308、第1、第2のシールド板1310、13

12、2つの弾性導電体1314、1316、及びフィルムキャリアテープ1318を有する。2つの弾性導電体1314、1316、及びフィルムキャリアテープ1318は、液晶表示基板1304と回路基板1308とを接続するものである。

【0100】ここで、液晶表示基板1304は、2枚の透明基板1304a、1304bの間に液晶を封入したもので、これにより少なくとも液晶表示パネルが構成される。一方の透明基板に、図8に示す駆動回路1004、あるいはこれに加えて表示情報処理回路1002を形成することができる。液晶表示基板1304に搭載されない回路は、液晶表示基板の外付け回路とされ、回路基板1308に搭載できる。

【0101】図11はページャの構成を示すものであるから回路基板1308が必要となる。しかし、電子機器用の一部品として液晶装置が使用される場合であって、透明基板に表示駆動回路などが搭載される場合には、その液晶装置の最小単位は液晶表示基板1304である。あるいは、液晶表示基板1304を筐体としての液晶フレーム1302に固定したものを、電子機器用の一部品である液晶装置として使用することもできる。

【0102】さらに、バックライト1306aを備えたライトガイド1306とを組み込んで、液晶装置を構成することができる。これらに代えて、図12に示すように、液晶表示基板1304を構成する2枚の透明基板1304a、1304bの一方に、金属の導電膜が形成されたポリイミドテープ1322にICチップ1324を実装したTCP（Tape Carrier Package）1320を接続して、電子機器用の一部品である液晶装置として使用することもできる。

【0103】なお、本発明は上記実施の形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。例えば、本発明は上述の各種の液晶パネルの駆動に適用されるものに限らず、エレクトロルミネッセンス、プラズマディスプレイ装置、CRT等を用いた画像表示装置にも適用可能である。

【0104】また、上記実施の形態においては、TFTを画素のスイッチング素子として用いた例を説明したが、スイッチング素子はMIM等の2端子素子でも良い。この場合、走査信号ラインとデータ信号ラインとの間に2端子素子と液晶セルとが直列接続されて画素が構成されるので、両信号ラインの差電圧が画素に供給される。

【0105】また、上記実施例においては、TFTをスイッチング素子として用い、液晶パネルの素子が形成された基板をガラスや石英の基板としたが、これに代えて半導体基板を用いることもできる。この場合、TFTではなく、MOSTランジスタがスイッチング素子となる。

【0106】さらに、本発明が適用される駆動法とし

て、隣接するデータ信号線には所定の基準電位に対して逆極性のデータ信号が供給される駆動方式としては、図13、図14に示す極性反転駆動方式に限られず、垂直走査期間毎に図19、図20に示す極性状態が交互に設定される方式でも良い。

【0107】また、以上の各実施の形態においては、隣り合うデータ信号線同士をショートさせる構成を示したが、本発明はこれに限定されるものではない。例えば、一つ前の水平走査期間において互いに異なる極性のデータ信号が供給された2本以上離れたデータ信号線同士をショートしてもよい。

【0108】また、プリチャージ電位供給線も図示した1本に限定されるものではなく、互いに異なる極性のデータ信号が供給されかつショートされる1組のデータ信号線同士を複数にグループ化し、各グループ毎にプリチャージ電位をそれぞれ供給するプリチャージ電位供給線を複数並行して設けても良い。例えば(n-1)本目及びn本目のデータ信号線同士には第1のプリチャージ電位供給線を介してプリチャージ電位を供給し、(n+1)本目及び(n+2)本目のデータ信号線同士には第2のプリチャージ電位供給線を介してプリチャージ電位を供給してもよい。

【0109】

【図面の簡単な説明】

【図1】本発明のアクティブマトリクス型液晶装置の概略説明図である。

【図2】図1の要部を拡大して示す回路図である。

【図3】図2に示す画素A(m-1, n)、画素A(m, n)に接続されたデータ信号線Snの電位変化を示すタイミングチャートである。

【図4】図2に示すノードaの電位変化を示すタイミングチャートである。

【図5】図2のサンプルホールドスイッチをp型トランジスタに変更したときの、画素A(m-1, n)、画素A(m, n)に接続されたデータ信号線Snの電位変化を示すタイミングチャートである。

【図6】図2に示すプリチャージスイッチの変形例を示す回路図である。

【図7】図2に示すプリチャージスイッチの他の変形例を示す回路図である。

【図8】本発明による液晶装置を用いて構成される電子機器の概略図である。

【図9】本発明が適用される液晶プロジェクタの概略図である。

【図10】本発明が適用されるパーソナルコンピュータ(PC)の概略図である。

【図11】本発明が適用されるページの分解斜視図である。

【図12】外付け回路を備えた液晶装置の一例を示す概略斜視図である。

【図13】Nフィールドでの各画素の液晶に印加される電圧の極性を示す概略説明図である。

【図14】N+1フィールドでの各画素の液晶に印加される電圧の極性を示す概略説明図である。

【図15】同一のデータ信号線に接続された2つの画素を示す概略説明図である。

【図16】図15に示す2つの画素に、それぞれ同じ黒データを書き込む場合のデータ信号線の電位変化を示す特性図である。

【図17】従来の液晶装置のプリチャージ回路部及び液晶パネル部を模式的に表わした図である。

【図18】図17に示すノードaにおける電位変化を模式的に表わした図である。

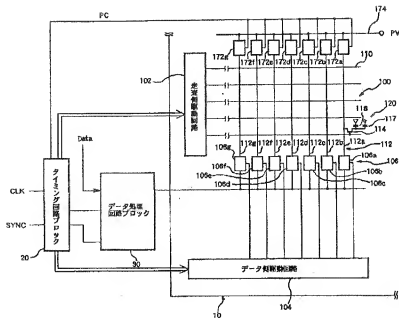
【図19】Nフィールドでの各画素の液晶に印加される電圧の極性を示す概略説明図である。

【図20】N+1フィールドでの各画素の液晶に印加される電圧の極性を示す概略説明図である。

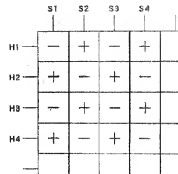
【符号の説明】

- 100 液晶パネル
- 102 走査側駆動回路
- 104 データ側駆動回路
- 106 サンプルホールドスイッチ
- 110 走査信号ライン
- 112 データ信号ライン
- 114 スイッチング素子
- 116 液晶セル
- 171 ショート用スイッチ
- 172 プリチャージスイッチ
- 174 プリチャージ電源供給ライン

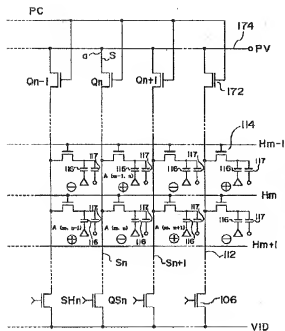
【図1】



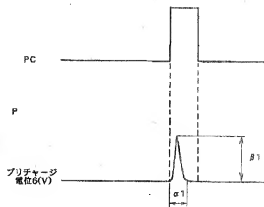
【図14】



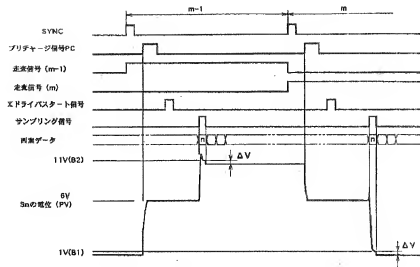
【図2】



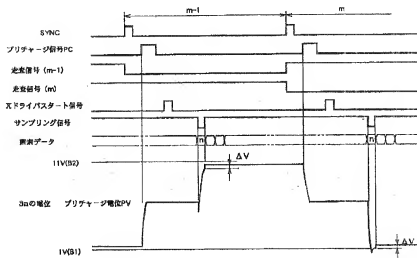
【図4】



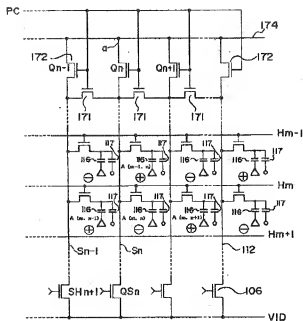
【図3】



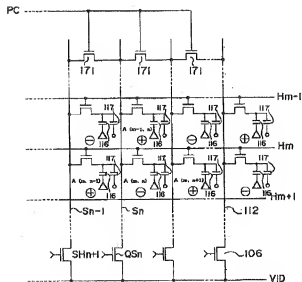
【図5】



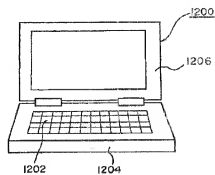
【図6】



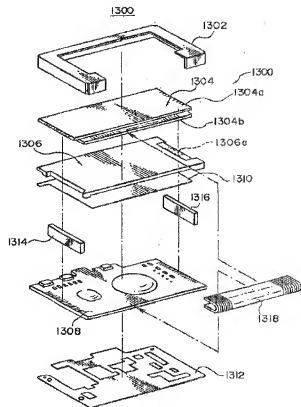
【図7】



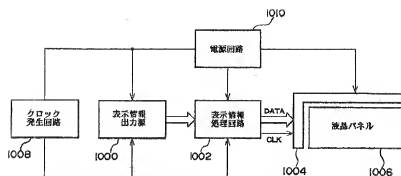
【図10】



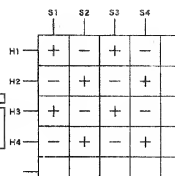
【図11】



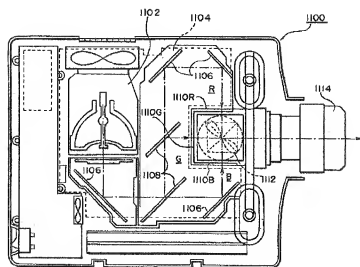
【図8】



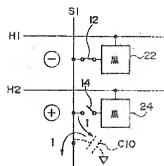
【図13】



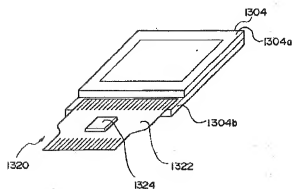
【図9】



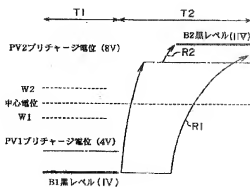
【図15】



【図12】

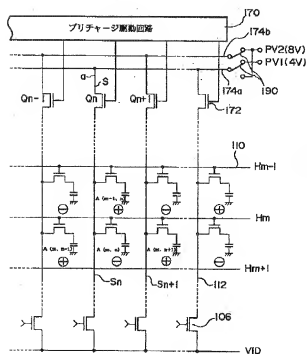


【図16】

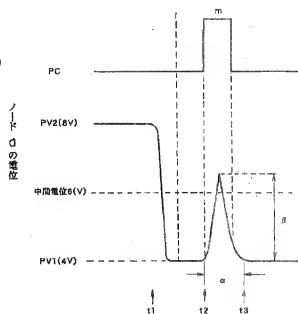




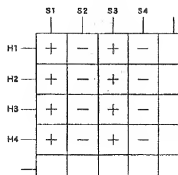
【图 17】



【图18】



【图19】



【图20】

